

EXAMEN FINAL

Exercice N°1

DATA SEGMENT

X DW ?

TAB1 DW 123d , 60d,1234h, 1bcdh, 60d

TAB2 DW 11d, 23d, 1110h, 0, 19d

DATA ENDS

CODE SEGMENT

MOV CX, length TAB1

XOR SI,SI

Refaire: MOV AX, word ptr TAB1[SI] ;1 acces

ADD AX, word ptr TAB1[SI+10] ;1 acces

MOV TAB1[SI], AX ;1 acces

ADD SI, 2

LOOP refaire

MOV CX, length TAB1

MOVSJ, 0

MOV BX,0

Encore: MOV AX, word ptr TAB1[SI] ;1 acces

SHR AX, 1

ADC BX,0

ADD SI, 2

LOOP encore

.....

Code ends

1. Calculer l'adresse logique et physique de chaque variable sachant que DS=0100h
2. Calculer le nombre d'accès mémoire généré par l'exécution de ce programme. **3°5+5**
3. Donner les valeurs finales des variables TAB1 et TAB2, et celle du registre BX.
4. Que fait ce programme? *Calcule la somme des tableaux TAB1 et TAB2 dans TAB1 et revoie dans BX le nombre d'éléments impaires de TAB1*

x	0000h	01000h
Tab1	0002h	01002h
Tab2	000ch	0100ch

Valeurs finales de tab1 : 134d, 83d ; 2344h ; 1bcdh ; 79d

Tab2 ne change pas

BX= 3

Exercice n°2

Dans cet exercice, on s'intéresse à un microprocesseur qui a les mêmes caractéristiques et fonctionnalités que le microprocesseur 8086, sauf que :

(1) Une adresse de début d'un segment sur ce nouveau microprocesseur (8086 bis) commence par deux 0 en hexadécimal. Par exemple, **00000H** est une adresse de début mais 10000H ne l'est pas.

(2) Tous les registres sont sur 12 bits (AX, BX, CX, DX, DS, ES, CS, ...). Le 8086 bis n'a pas les registres AL, AH, BL, BH, CL, CH, DL et DH.

(3) Une adresse logique est sur 12 bits.

Les questions suivantes sont relatives au nouveau microprocesseur 8086 bis

1. Quelle est la taille maximale d'un segment? Justifier votre réponse. *Sachant qu'une adresse logique est codée sur 12bits la taille maximale se 2^{12} octets*
2. Quel est le nombre de segments mémoire (**de taille maximale**) que l'on peut allouer à un même programme. *1 seul segment*
3. Proposer une formule de calcul d'une adresse physique à partir de l'adresse logique

$$\text{Adresse physique} = \text{adresse logique} + \text{cs} / 2^8$$

4. Donner la plus grande adresse physique pouvant être attribuée à la fin d'un segment mémoire. Critiquer cette gestion de la mémoire. *Il faut pour cela prendre la plus grande adresse de début possible (00fffh); la plus grande adresse de fin sera donc égale à 00fffh + 0fffh = 01ffeh*

Exercice N°3

1° Soit une variable X de type double mot (4 octets) ; On veut effectuer sur cette variable une rotation à droite ; écrire une portion de programme assembleur 8086 qui réalise cela.

```
xor bx,bx
xor cx,cx
shr word ptr x,1
adc bx,0
shr word ptr x+2,1
adc cx,0
ror bx,1
ror cx,1
add x+2,bx
add x,cx
```

2° Donner la valeur finale de X après exécution de votre programme , sachant que la valeur initiale de X est 12345678H ;*La valeur finale de x est : 091A2B3CH*

RAPPELS :

- Une rotation à droite consiste à faire un décalage à droite et le bit sortant est injecté à gauche dans le bit de poids fort de l'opérande.
- Dans le 8086 La rotation à droite est réalisée par l'instruction ROR op1, 1. OP1 est sur **8 ou 16 bits**
- L'instruction SHR op1, 1 effectue un décalage à droite sur op1, le bit sortant est affecté au flag CF. op1 est sur **8 ou 16 bits**.OP1 n'est pas signé .

Contrôle Final (durée : 1h 30)

Questions de cours (4 points)

- Pour adresser sa mémoire, le micro-processeur 8086 utilise des adresses logiques et des adresses physiques.
 - Dites pourquoi ?
 - Quel est le format d'une adresse logique ? Justifiez votre réponse.
 - Quel est le rôle de l'adresse physique ? *adressage réel*
- Pour chacun des éléments suivants du μp 8086, spécifiez leurs correspondants dans la machine pédagogique : IP, AX, file d'instructions, BIU. *BIU RI CU*

Exercice 1(8 points)

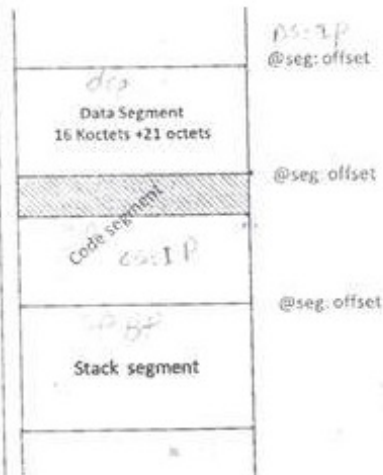
Soit un programme écrit en assembleur 8086 et stocké en mémoire selon le schéma suivant :

- Donnez les paires de registres utilisés par le 8086 pour accéder à chacun des segments spécifiés sur le schéma.
- Si l'adresse de début du data segment est égale à 1234H. Quelles sont les adresses relatives au début du code segment et au début du stack segment ?
- Soit la séquence d'instructions suivante :

```

begin: Xor si,si 2
        Xor dx,dx 2
        Xor cx,cx 2
        LEA BX, A 4
Init :  Mov Byte ptr [BX+SI], dl * 2
        Inc si 2
        Inc dl 2
        Cmp dl, 10H 3
        Jne init 2
Xor si,si 2
Mov Cl,10h 4
ADD x,02h * 3
Trait : mov Al, byte ptr [BX][SI] 3
        Mul x 2
        Mov byte ptr [BX][SI],AL 3
        Add si,1 3
        Loop trait 2
    
```

- Ecrire le Data segment correspondant à cette séquence d'instructions
- Représentez le résultat de l'exécution de cette séquence en mémoire.
- donner les codes correspondant aux instructions marquées par *
- Donner le temps d'exécution correspondant à la séquence délimitée par init sachant que la fréquence du microprocesseur est égale à 1.5 Ghz.
- Est-il possible d'utiliser le chevauchement total pour optimiser l'espace occupé par ce programme ? Quelle sera la



Exercice 2 (4 points)

Soit une mémoire de taille maximale égale 4 Go et dont l'unité adressable = 1 octet. Cette mémoire est adressable par un micro-processeur doté d'un bus de données de 16 bits.

1. Calculez la taille d'une adresse mémoire.
2. Quelle est la taille maximale d'une donnée transférée lors d'une opération de lecture ou d'écriture ? Justifiez votre réponse.
3. En s'inspirant de l'organisation de la mémoire du μp 8086. Proposez une nouvelle organisation de cette mémoire permettant de rentabiliser le bus de données. Illustrez par un schéma.
4. Calculez l'adresse mémoire de la case mémoire $n^{\circ}=1000$.

Exercice 3 (programmation assembleur 8086) (4 points)

Ecrire un programme qui calcule la somme de deux nombres (représenté chacun sur un octet), initialisés à la déclaration et affiche le résultat obtenu représenté également sur un octet.

Corrigé du Contrôle d'archut

Solution de l'exercice n°4

1. des paires de registres sont :

- 0,5 • DS : offset tel que offset peut être remplacé par un registre de base ou/et un registre d'index BX, SI, DI
- 0,5 • CS : IP pour le Code segment
- 0,5 • SS : SP ou SS : BP pour le segment de pile

2. • DS = 1234 H \Rightarrow a) physique de début du

$$\text{Data segment} = \text{DS} \times 16 + \text{offset}$$
$$= 0000 \text{ H}$$

$$= \boxed{12340 \text{ H}}$$

a) de début du Code segment

on remarque que les segments Data et de Code se chevauchent.

0,75 a) de début du Code segment = ?

a) début du data segment + taille occupée

$$= 12340 \text{ H} + (2^{14} + 2^4 + 2^2 + 1)$$

$$= 12340 \text{ H} + \underbrace{00001000000000101}_{}.$$

$$+ 04015 \text{ H}$$

$$= 16355 \text{ H}$$

cette a) ne peut être l'a) de début d'un seg car le digit de poids faible n'est pas égale à

\Rightarrow a) de début peut être $\boxed{16360 \text{ H}}$

donc 8 octets seront libérés et font partie Data segment

a) début du stack segment

$$02 = 16360H + 2^{16} (64K) =$$

175

$$\begin{array}{cccccccccccccccc} 0 & 0 & 0 & 1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 1 & 1 \\ 1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \end{array}$$

$$= 16360H + 10.000H = \boxed{26360H}$$

3 - a) Data segment

A dB 16 Dup (?) ; vous pouvez l'introduire
 X dB ? ; a a

1pt

Data Ends

b) de resultat de l'execution de cette sequence
 permet de dérouler le programme et
 déterminer ce qu'il fait.

- 1 la boucle 1 assure l'initialisation de 0 à 15
- 2 la boucle 2 assure la multiplication par 2 de chaque élément

00... 30 =>

DS:0000

00	02H
04H	08H
08H	0AH
0CH	0EH
10H	12H
14H	16H
18H	1AH
1CH	1EH
02H	

1,5

(x)

DS:0010H

3.c) • Code de l'instruction `mov byte ptr [bx+5], dl`
 0/5 Format: `mov mem, reg`

d=0
 w=0 1000 1000 00 010 000
 88 1 0 H

0/5 • Code l'instruction `ADD x, 02H`

a) offset $x = 0010H$

s=0 extension du bit de signe

$$= 1000\ 0000\ 00\ 000\ 1000$$

Displacement
Hexa Data

$$= 800610002$$

3.d) Temps d'exécution

= Somme des Temps d'exécution des instructions concernées

$$= \left[\underset{7}{(9 + EA)} + 2 + \underset{7}{3 + 4 + 19} \right] \times 15 +$$

0/75

$$\left[(9 + 7) + 2 + 4 + 3 + 4 \right] \frac{1}{f}$$

$$= (61500 + 29000) \times \frac{1}{f}$$

$$= 64400 \times \frac{1}{1.5 \times 10^6} = \frac{644 \times 10^{-4}}{1.5}$$

$$= 42.93 \times 10^{-9} \text{ s}$$

$$= 42.93 \text{ ns}$$

$$\approx 0.043 \text{ ms}$$

3.e) oui il est possible car la taille de la segment est $\ll \ll \ll 64Kb$ et le stack segment n'est pas utilisé + maximale = 64Kb

0/5

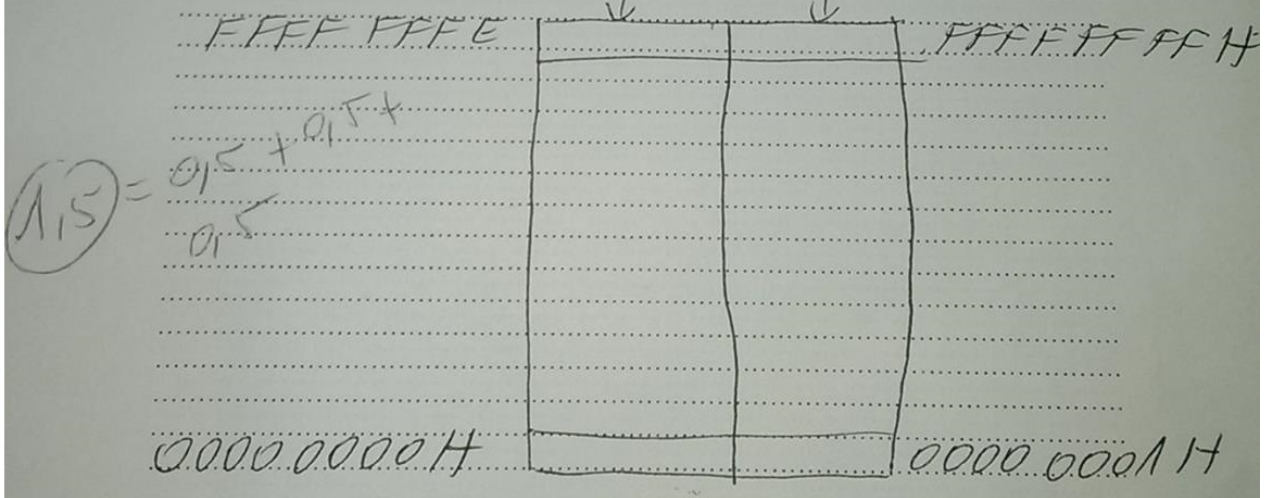
Solution de l'exercice n°2

1. taille d'une adresse mémoire = taille du bus d'adresse
 $= 32 \text{ bits car } 4 \text{ Gb} = 4 \times 2^{30} = 2^{32} \text{ U.A}$
 \Rightarrow taille du bus d'adresse = 32 bits

2. la taille maximale d'une donnée transférée lors d'une opération de lecture ou d'écriture = 1 ϕ qui est égale à la taille d'une unité adressable.

l'adresse ne peut faire référence qu'à l'U.A.
 $= 1 \phi$.

3. en s'inspirant de l'organisation du 8086 on propose une mémoire avec B. paires et banque impaire



ainsi le bus de données est rentabilisé car on peut accéder à un double octet grâce aux signaux A0 et BHE

suite Solution de l'exercice n°=2

u. la mémoire de la case N°=1000

soit $0 \rightarrow 333 \Rightarrow$

$$a \text{ de la case } 1000 = (333)_{10}$$

$$= 1.024 - 825$$

$$= 2^{10} - (2^4 + 2^3 + 1)$$

1

$$= 01.0000000000$$

$$0000010000$$

$$0 \quad \quad \quad 011001$$

$$0000010000$$

$$= 0000010000$$

$$- 0000001000$$

$$= 0000001000$$