

Examen Semestriel d'Architecture des Ordinateurs

Durée : 2 heures

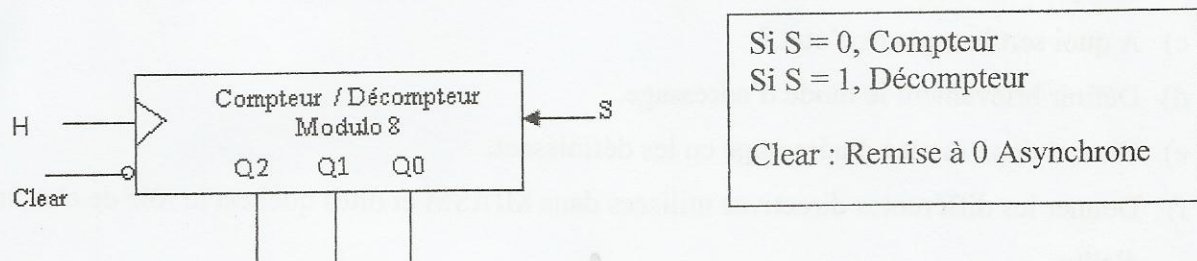
Documents non autorisés

Exercice 1 (2 points)

Etablir le schéma de principe d'un additionneur/soustracteur (2 bits) en complément à 2, construit au moyen d'additionneurs complets, multiplexeurs et un minimum de portes logiques avec une entrée de commande C (C = 0 Addition, C = 1 Soustraction).

Exercice 2 : (4 points)

1. On dispose d'un Compteur/Décompteur **Synchrone Modulo 8**, avec une entrée de commande S (Comptage/Décomptage) décrit par le schéma suivant :



Questions : Faites l'étude (sans faire de schéma) du circuit en utilisant des bascules JK sur front Montant.

2. Réaliser le même circuit en utilisant un registre 3 bits (à entrées parallèles / sorties parallèles), un additionneur **4 bits**, et un **minimum** de portes logiques.

Exercice 3 : (5 points)

- Quelles sont les principales fonctions d'un registre?
- Soit un registre à décalage synchrone décrit comme suit:
 - Le registre est constitué de 3 bascules D ;
 - Le registre est initialisé à 0 ;
 - La sortie \bar{Q} de la dernière bascule est reliée (rebouclée) à l'entrée D de la première bascule.

Questions :

- Faire le schéma du registre en supposant que les entrées $Pri = Clr = 1$.
- Tracer le chronogramme des différentes sorties et dites quelle est la fréquence de chacune d'elles? Que remarquez-vous ?

Exercice 4 : (3 points)

a. / Faire l'étude sans faire de schéma, d'une mémoire de **64 méga Octets** organisée en (2) modules entrelacés avec un degré d'entrelacement $D = 4$ (l'entrelacement se fait à l'intérieur de chaque module). Cette mémoire est réalisée à base de circuits de **8 mégas Octets**. Les mots de cette mémoire sont sur **16 bits**.

b. / Quelle est la taille du Bus d'Adresses et du Bus de Données.

Exercice 5 : (6 points)

- a) Quelles sont les principales étapes d'un cycle d'exécution ?
- b) Parmi les principaux registres d'une machine à une adresse on a le Compteur Ordinal et l'ACCumulateur. Donner le rôle de chacun d'eux et dites où ils se situent dans la machine, et à quels bus sont ils reliés ?
- c) A quoi sert le registre d'état ?
- d) Définir brièvement le mode d'adressage.
- e) Citer et deux modes d'adressage en les définissant.
- f) Donner les différentes directives utilisées dans MIASM et dites quel est le rôle de chacune d'elles.
- g) Dérouler les instructions suivantes dans la machine MIASM :

RGM ADR

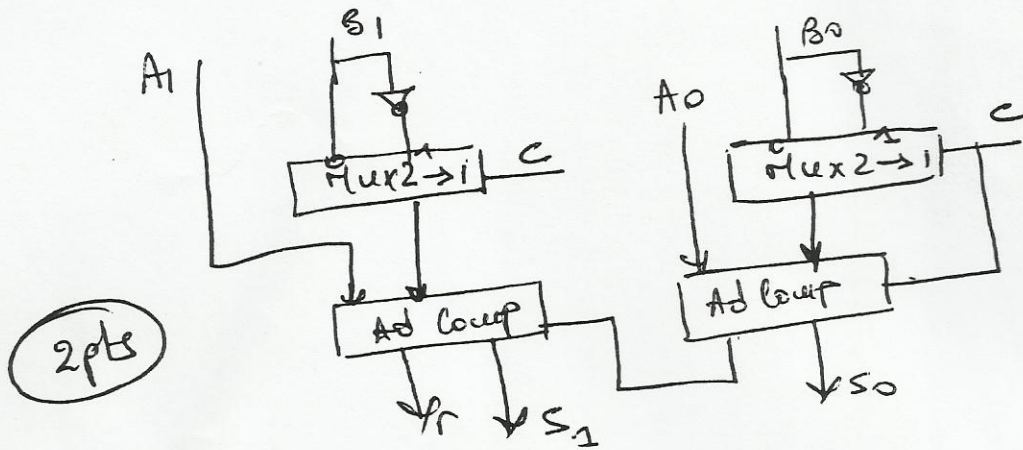
CHM ADR

BON COURAGE

Ex1 :

$A = A_1 A_0$; $B = B_1 B_0$.

Add: $A + B$, $c = 0$
 sous: $A - B$, $c = 1$



2pts

Ex2 :

1/ Compteur / décompteur modulo 8 avec une entrée S : $S = 0$ compteur, $S = 1$ décompteur.

ou par :

$$\left. \begin{matrix} J_0 = K_0 = 1 \\ J_1 = K_1 = Q_0 \\ J_2 = K_2 = Q_1 Q_0 \end{matrix} \right\} S = 0 \quad \left\{ \begin{matrix} J_0 = K_0 = 1 \\ J_1 = K_1 = \overline{Q_0} \\ J_2 = K_2 = \overline{Q_1} \overline{Q_0} \end{matrix} \right\} S = 1.$$

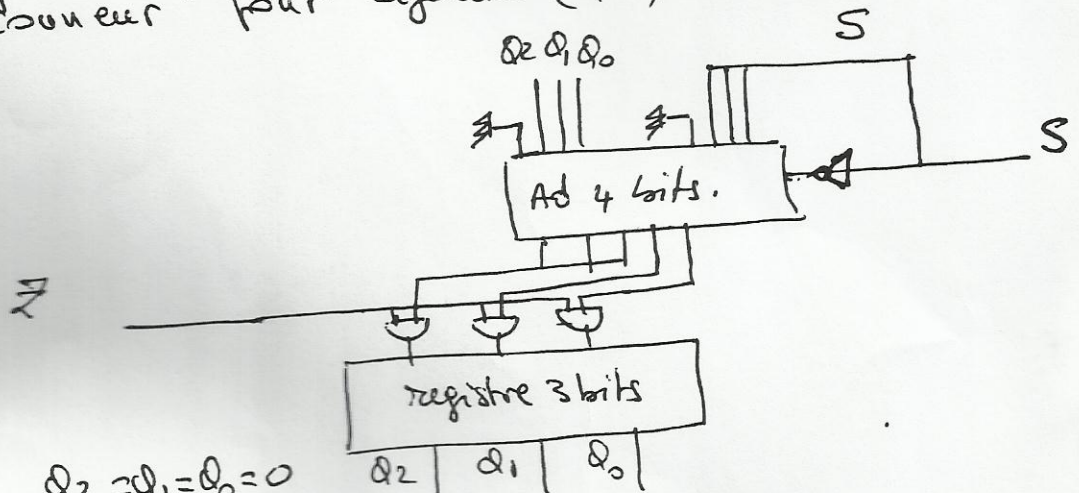
2pts

$J_0 = K_0 = 1$
 $J_1 = K_1 = \overline{S} Q_0 + S \overline{Q_0} = (S \oplus Q_0)$
 $J_2 = K_2 = \overline{S} Q_1 Q_0 + S \overline{Q_1} \overline{Q_0}$

Remise à 0 asynchrone [ou relie le clr].

2/ un registre pour la mémorisation d'additionneur pour ajouter (+1) ou soustraire (-1)

2pts



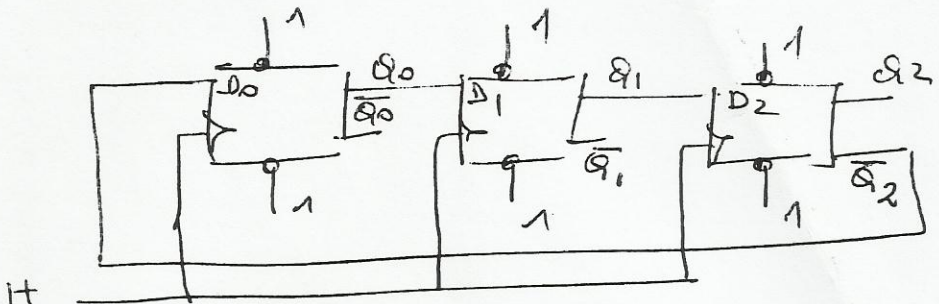
si $Z = 0$, $Q_2 = Q_1 = Q_0 = 0$

Ex 3

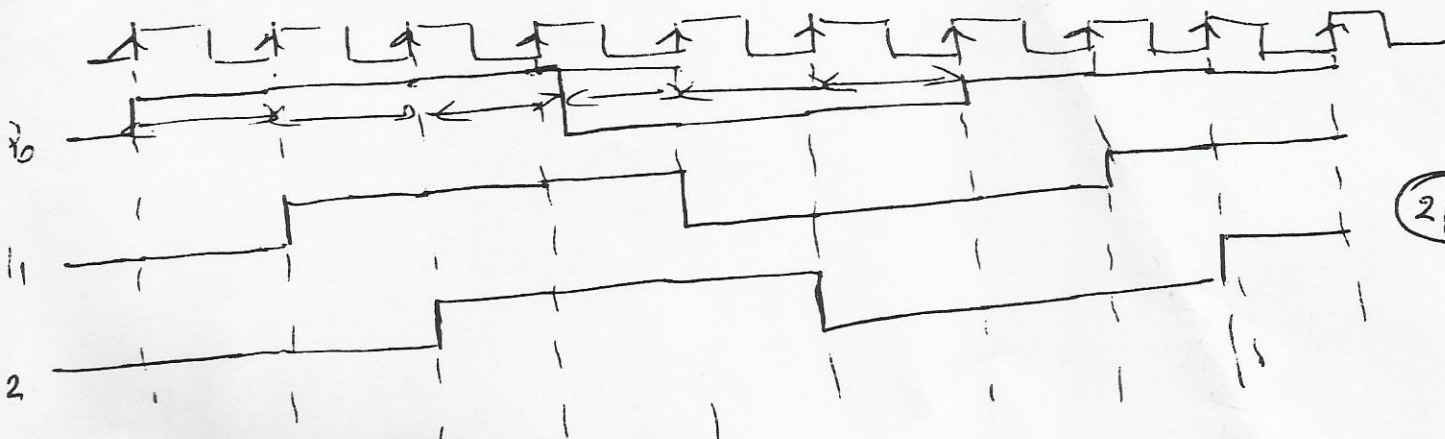
la principale fonction d'un registre et la mémorisation.

a)

1pt



$$\begin{cases} D_0 = Q_2 \\ D_1 = Q_0 \\ D_2 = Q_1 \end{cases}$$



2pts

$Q_0, Q_1, \text{ et } Q_2$ ont la même fréquence.

1pt

b/ $f_{Q_0} = f_{Q_1} = f_{Q_2} = f_H/6$

ou remarque que les signaux sont décalés d'une période [chaque bascule décale d'une période]. ils sont déphasés.

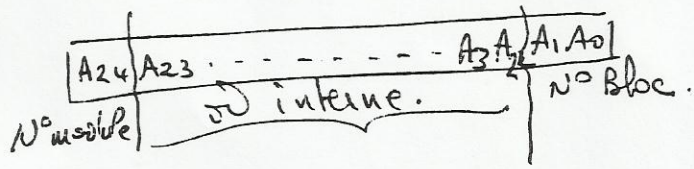
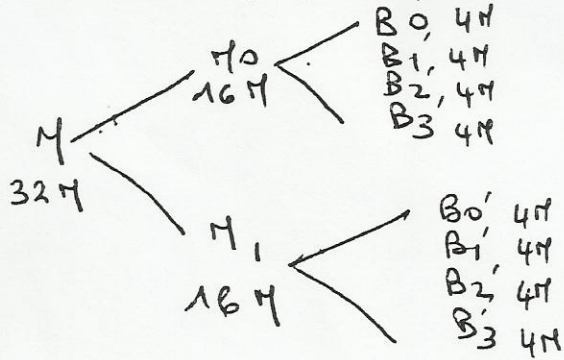
1pt

Ex 4

64 Mega octets : des mots sont de 2 octets donc on a 64 Mega octets = 32 Mega x 2 octets = 32 Mega x 16 bits

3pts

Bus ~~data~~ = 16 bits.
 Bus \bar{A} : 32 meg = $32 \times 2^{20} = 2^5 \times 2^{20} = 2^{25}$
 Bus \bar{D} = 25 bits.



Ex 5 cycle d'execution :

a/

(0,5)

1. Recherche instruction
2. execution instruction
3. passage a l'instruction suivante.

b/ Compteur ordinal (Co)

(0,5)

Contient l'adresse de l'instruction suivante a executer, il se trouve dans l'unité de Contrôle et il est relié au Bus adresse.

Accumulateur (Acc)

(0,5)

il contient le premier operande et le resultat a la fin de l'operation. il se situe dans l'unité Arithmetique et logique (U.A.L.) et il est relié au Bus de Données.

c/ le registre d'état indique l'état de l'operation (état de l'accumulateur).

(0,5)

il indique le débordement, la retenue, si le resultat est negatif ou nul... la machine 'MIASM' a 4 indicateurs.

(0,5)

d/ le mode d'adressage definit la manière dont le processeur va accéder a l'operande.

(0,5)

- e/
- Immédiat
 - direct
 - indirect
 - indexé

(1pt)

f/ les directives de 'MIASM'

- ORG, RC, RM, END.
 ORG : adresse debut du programme en mémoire
 RC : Reservation d'un espace mémoire avec début et fin
 RM : Reservation d'un espace mémoire
 END : indique la fin de l'assemblage et lance l'execution à l'adresse de la 1^{re} instruction.

g/

(1pt)

